

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004年6月10日 (10.06.2004)

PCT

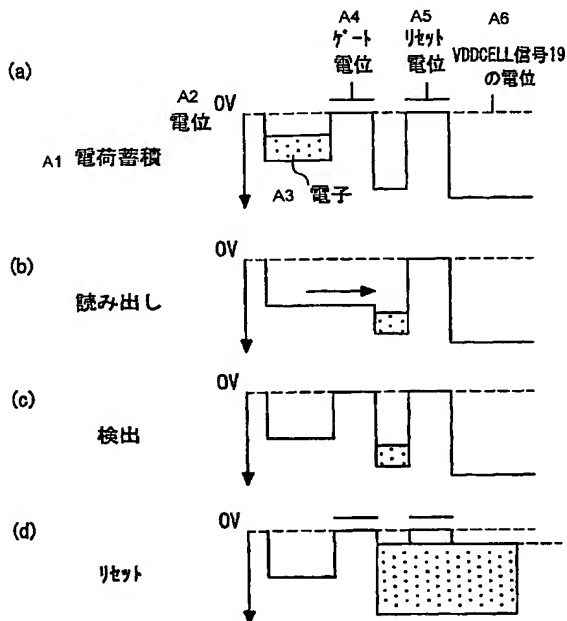
(10) 国際公開番号
WO 2004/049701 A1

- (51) 国際特許分類: H04N 5/335
(21) 国際出願番号: PCT/JP2003/014560
(22) 国際出願日: 2003年11月17日 (17.11.2003)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2002-332855
2002年11月15日 (15.11.2002) JP
(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 米田 耕二郎 (YONEDA, Koujiro) [JP/JP]; 〒618-0071 京都府乙訓郡大山崎町字大山崎小字茶屋前2-22-107 Kyoto (JP). 藤井 俊哉 (FUJII, Toshiya) [JP/JP]; 〒520-0248 滋賀県大津市仰木の里東6丁目8-9 Shiga (JP). 岩澤 高広 (IWASAWA, Takahiro) [JP/JP]; 〒617-0826 京都府長岡京市開田2-8-5-603 Kyoto (JP). 山口 琢己 (YAMAGUCHI, Takumi) [JP/JP]; 〒615-0081 京都府京都市右京区山ノ内養老町5-1-409 Kyoto (JP).
(74) 代理人: 特許業務法人池内・佐藤アンドパートナーズ (IKEUCHI SATO & PARTNER PATENT ATTORNEYS); 〒530-6026 大阪府大阪市北区天満橋1丁目8番30号OAPタワー26階 Osaka (JP).

[続葉有]

(54) Title: IMAGE PICKUP DEVICE

(54) 発明の名称: 撮像装置



A1...ELECTRIC CHARGE ACCUMULATION
A2...POTENTIAL
A3...ELECTRONS
A4...GATE POTENTIAL
A5...RESET POTENTIAL
A6...POTENTIAL OF VDDCELL SIGNAL 19
(b)...READ OUT
(c)...DETECTION
(d)...RESET

(57) Abstract: An image pickup device includes a photoelectric conversion element, a read-out transistor, an accumulation element, a detection transistor, and a reset transistor. The read-out transistor reads out a signal charge when the gate potential supplied to a gate terminal is changed from the first state to the second state. The detection transistor detects a voltage signal after the gate potential supplied to the gate terminal arranged in the read-out transistor is changed from the second state to the first state. The reset potential supplied to the accumulation element by the reset transistor has an intermediate potential between the gate potential of the first state supplied to the gate terminal arranged in the read-out transistor and a predetermined VDD potential.

[続葉有]



(81) 指定国 (国内): CN, KR, US.

添付公開書類:

- 国際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

撮像素子は、光電変換素子と読み出しトランジスタと蓄積素子と検出トランジスタとリセットトランジスタとを有しており、読み出しトランジスタは、ゲート端子に供給されるゲート電位が第1の状態から第2の状態へ変化したときに信号電荷を読み出し、検出トランジスタは、読み出しトランジスタに設けられたゲート端子に供給されるゲート電位が第2の状態から第1の状態に変化した後で電圧信号を検出し、リセットトランジスタによって蓄積素子に供給されるリセット電位は、読み出しトランジスタに設けられたゲート端子に供給された第1の状態のゲート電位と所定のVDD電位との間の中間電位を有している。

明 細 書

撮像装置

技術分野

本発明は NMOS 型トランジスタによって構成される撮像素子を備えた
5 撮像装置に関する。

背景技術

NMOS 型トランジスタによって構成される撮像素子を備えた従来の撮
像装置を説明する。図 1 1 は、従来の撮像装置 9 0 の構成を示すブロッ
10 ク図である。撮像装置 9 0 は、被写体を撮像するための撮像素子 7 を備
えている。撮像素子 7 には、画素部 9 6 が設けられている。図 1 2 は、
画素部 9 6 の構成を示す模式図である。画素部 9 6 には、マトリックス
状に配置された複数の画素ユニット 9 9 が設けられている。図 1 3 は、
各画素ユニット 9 9 の構成を示す回路図である。画素ユニット 9 9 は、
15 光電変換素子 4 を有している。光電変換素子 4 は、フォトダイオードに
よって構成されており、被写体からの入射光を信号電荷に光電変換する。

画素ユニット 9 9 には、読み出しトランジスタ 2 が設けられている。
読み出しトランジスタ 2 には、トランス信号 1 0 が供給されるゲート端
子 3 が設けられている。読み出しトランジスタ 2 は、ゲート端子 3 へ供
20 給されるトランス信号 1 0 に応じて、光電変換素子 4 によって光電変換
された信号電荷を読み出す。

画素ユニット 9 9 は、蓄積素子 5 を有している。蓄積素子 5 は、フロ
ーティングディフュージョンによって構成されており、読み出しトラン
ジスタ 2 によって読み出された信号電荷を蓄積する。

画素ユニット 9 9 には、検出トランジスタ 6 が設けられている。検出トランジスタ 6 は、蓄積素子 5 に蓄積された信号電荷に基づいて電圧信号を検出する。

5 画素ユニット 9 9 は、リセットトランジスタ 9 1 を有している。リセットトランジスタ 9 1 は、検出トランジスタ 6 によって電圧信号が検出された後で、リセット信号 1 1 に応じて、VDDCELL 信号 8 9 に基づいて信号電荷をリセットするためのリセット電位を蓄積素子 5 に供給する。

10 撮像装置 9 0 は、デジタルシグナルプロセッサ (DSP) 9 7 を備えている。デジタルシグナルプロセッサ 9 7 には、駆動信号供給器 9 8 が設けられている。駆動信号供給器 9 8 は、VDDCELL 信号 8 9 とリセット信号 1 1 とトランス信号 1 0 とを撮像素子 7 の画素部 9 6 に設けられた各画素ユニット 9 9 へ供給する。

15 撮像装置 9 0 には、アナログデジタルコンバータ (ADC) 1 2 が設けられている。アナログデジタルコンバータ 1 2 は、各画素ユニット 9 9 に設けられた検出トランジスタ 6 によって検出された電圧信号をデジタル信号に変換する。

20 デジタルシグナルプロセッサ 9 7 には、画像処理回路 1 3 がさらに設けられている。画像処理回路 1 3 は、アナログデジタルコンバータ 1 2 によって変換されたデジタル信号に基づいて映像信号を生成して撮像装置 9 0 の外部へ出力する。

25 このように構成された撮像装置 9 0 の動作を説明する。図 1 4 は駆動信号供給器 9 8 から各画素ユニット 9 9 に設けられたリセットトランジスタ 9 1 へ供給される VDDCELL 信号 8 9 の波形図であり、図 1 5 は撮像素子 7 に設けられた各画素ユニット 9 9 の動作を説明するためのタイミングチャートであり、図 1 6 (a) ~ (d) は、撮像素子 7 に設

けられた各画素ユニット 9 9 における信号電荷の動きを説明するための模式図である。

まず、時刻 A において光電変換素子 4 は被写体からの入射光を信号電荷に光電変換する。そして、読み出しトランジスタ 2 に設けられたゲート端子 3 へ供給されるトランス信号 1 0 がロー状態からハイ状態へ立ち上がった後、時刻 B において読み出しトランジスタ 2 は、光電変換素子 4 によって光電変換された信号電荷を読み出す。読み出しトランジスタ 2 によって読み出された信号電荷は蓄積素子 5 へ蓄積される。

次に、読み出しトランジスタ 2 のゲート端子 3 へ供給されるトランス信号 1 0 がハイ状態からロー状態に立ち下がった後、時刻 C において、検出トランジスタ 6 は、蓄積素子 5 へ蓄積された信号電荷に基づいて電圧信号を検出する。

その後、VDDCELL 信号 8 9 がハイ状態からロー状態に立ち下がる。そして、リセットトランジスタ 9 1 に設けられたゲート端子へ供給されるリセット信号 1 1 がロー状態からハイ状態へ立ち上がる。次に、時刻 D において VDDCELL 信号 8 9 に基づいてリセットトランジスタ 9 1 を通って電荷が蓄積素子 5 へ流れ込む。その結果、蓄積素子 5 の電位がロー状態に変化し、蓄積素子 5 に蓄積された信号電荷がリセットされる。

しかしながら、前述した従来の撮像装置の構成では、図 1 6 (d) に示すように、時刻 D において VDDCELL 信号 8 9 に基づいてリセットトランジスタ 9 1 を通って蓄積素子 5 へ流れ込む電荷は、読み出しトランジスタ 2 に設けられたゲート端子 3 を越えて光学変換素子 4 へ流れ込むおそれがある。このため、光学変換素子 4 から読み出された信号電荷に基づいて検出された電圧信号を処理して出力される映像信号によって表示される画像において白キズ等が生じ、画質が劣化するという問題

がある。

本発明は係る問題を解決するためになされたものであり、その目的は、良好な画質を有する画像を表示することができる映像信号を出力する撮像装置を提供することにある。

5 【特許文献 1】

特開 2 0 0 2 - 2 3 7 5 8 4 号公報

発明の開示

10 係る目的を達成するために本発明に係る撮像装置は、被写体を撮像するための撮像素子と、前記撮像素子を駆動するための駆動信号を前記撮像素子へ供給する駆動信号供給器とを具備しており、前記撮像素子には、マトリックス状に配置された複数の画素ユニットが設けられており、各画素ユニットは、前記被写体からの入射光を信号電荷に光電変換する光電変換素子と、前記光電変換素子によって光電変換された前記信号電荷
15 を読み出す読み出しトランジスタと、前記読み出しトランジスタによって読み出された前記信号電荷を蓄積する蓄積素子と、前記蓄積素子に蓄積された前記信号電荷に基づいて電圧信号を検出する検出トランジスタと、前記検出トランジスタによって前記電圧信号が検出された後で、前記駆動信号供給器によって供給された前記駆動信号に基づいて、前記信号電荷をリセットするためのリセット電位を前記蓄積素子に供給するリ
20 セットトランジスタとをそれぞれ有しており、各読み出しトランジスタには、前記信号電荷を読み出すためのゲート電位が供給されるゲート端子がそれぞれ設けられており、前記読み出しトランジスタは、前記ゲート端子に供給される前記ゲート電位が第 1 の状態から第 2 の状態へ変化したときに前記信号電荷を読み出し、前記検出トランジスタは、前記読み出しトランジスタに設けられた前記ゲート端子に供給される前記ゲ
25

ト電位が前記第 2 の状態から前記第 1 の状態に変化した後で前記電圧信号を検出し、前記リセットトランジスタによって前記蓄積素子に供給される前記リセット電位は、前記読み出しトランジスタに設けられた前記ゲート端子に供給された前記第 1 の状態のゲート電位と所定の VDD 電位との間の中間電位を有していることを特徴とする。

図面の簡単な説明

図 1 は、実施の形態 1 に係る撮像装置の構成を示すブロック図である。

図 2 は、実施の形態 1 に係る撮像装置に設けられた撮像素子の画素部の構成を示す模式図である。

図 3 は、実施の形態 1 に係る撮像素子に設けられた画素ユニットの構成を示す回路図である。

図 4 は、実施の形態 1 に係る撮像装置に設けられた撮像素子の画素ユニットの動作を説明するためのタイミングチャートである。

図 5 (a) ~ (d) は、実施の形態 1 に係る撮像装置に設けられた撮像素子の画素ユニットにおける信号電荷の動きを説明するための模式図である。

図 6 は、実施の形態 1 に係る撮像装置において駆動信号供給器からリセットトランジスタへ供給される中間電位信号の波形図である。

図 7 は、実施の形態 2 に係る撮像装置の構成を示すブロック図である。

図 8 (a) は、実施の形態 2 に係る撮像装置において SSG からドライバへ供給される同期パルスの波形図であり、図 8 (b) は、実施の形態 2 に係る撮像装置においてドライバからリセットトランジスタへ供給される中間電位信号の波形図である。

図 9 は、実施の形態 3 に係る撮像装置の構成を示すブロック図である。

図 10 (a) は、実施の形態 3 に係る撮像装置において SSG からパ

イアス回路へ供給される H_{i-z} の信号を説明するための波形図であり、
図 10 (b) は、実施の形態 3 に係る撮像装置においてパイアス回路からリセットトランジスタへ供給される中間電位信号の波形図である。

図 11 は、従来の撮像装置の構成を示すブロック図である。

- 5 図 12 は、従来の撮像装置に設けられた撮像素子の画素部の構成を示す模式図である。

図 13 は、従来の撮像素子に設けられた画素ユニットの構成を示す回路図である。

- 図 14 は、従来の撮像装置において駆動信号供給器からリセットトランジスタへ供給される駆動信号の波形図である。
10

図 15 は、従来の撮像装置に設けられた撮像素子の画素ユニットの動作を説明するためのタイミングチャートである。

図 16 (a) ~ (d) は、従来の撮像装置に設けられた撮像素子の画素ユニットにおける信号電荷の動きを説明するための模式図である。

15

発明を実施するための最良の形態

- 本実施の形態に係る撮像装置においては、リセットトランジスタによって蓄積素子に供給されるリセット電位は、読み出しトランジスタに設けられたゲート端子に供給された第 1 の状態のゲート電位と所定の V_{DD} 電位との間の中間電位を有している。このため、リセット電位を、第 1 の状態のゲート電位との間の差が十分大きい電位にすることができるので、リセットトランジスタがリセット電位を蓄積素子に供給するとき
20 にリセットトランジスタから蓄積素子へ流れ込む電荷が読み出しトランジスタに設けられたゲート端子を越えて光電変換素子へ流れ込まないよう
25 うにすることができる。その結果、トランジスタに設けられたゲート端子を越えて光電変換素子へ流れ込む電荷による白キズが生じない良好な

画質を得ることができる撮像装置を提供することができる。

前記リセット電位は、前記リセットトランジスタが前記リセット電位を前記蓄積素子に供給するときに前記リセットトランジスタから前記蓄積素子へ流れ込む電荷が前記読み出しトランジスタに設けられた前記ゲート端子を越えて前記光電変換素子へ流れ込まないように、前記第 1 の状態のゲート電位との間の差が十分大きい電位になっていることが好ましい。トランジスタに設けられたゲート端子を越えて光電変換素子へ流れ込む電荷による白キズを防止するためである。

前記第 1 の状態は、ロー状態であり、前記第 2 の状態は、ハイ状態であることが好ましい。ゲート端子に供給されるゲート電位がロー状態からハイ状態へ変化したときに信号電荷を読み出す読み出しトランジスタを使用することができるからである。

前記リセット電位は、グランド電位よりも高くなっており、前記 V D D 電位よりも低くなっていることが好ましい。リセットトランジスタから蓄積素子へ流れ込む電荷が読み出しトランジスタに設けられたゲート端子を越えて光電変換素子へ流れ込むことを防止するためである。

前記第 1 の状態のゲート電位は、グランド電位であることが好ましい。グランド電位によって読み出しトランジスタを制御することができるからである。

各リセットトランジスタは、所定のパルス状のリセット信号に応じて前記リセット電位を前記蓄積素子に供給することが好ましい。リセットトランジスタがリセット電位を蓄積素子に供給するタイミングを制御するためである。

前記読み出しトランジスタは、前記ゲート端子に前記ゲート電位を供給するための所定のパルス状のトランス信号に応じて前記信号電荷を読み出すことが好ましい。読み出しトランジスタが信号電荷を光電変換素

子から読み出すタイミングを制御するためである。

前記駆動信号供給器は、前記中間電位を有する信号を各リセットトランジスタへ供給することが好ましい。リセットトランジスタが中間電圧を有するリセット電位を蓄積素子に供給するためである。

- 5 前記撮像素子は、前記駆動信号供給器によって供給された前記駆動信号に基づいて、前記中間電位を有する信号を生成して各リセットトランジスタへ供給するドライバをさらに有していることが好ましい。中間電位を有する信号を生成するための特別な回路を駆動信号供給器に設ける必要がなくなるからである。
- 10 前記駆動信号供給器によって供給される前記駆動信号は、 $H_i - z$ の信号を含んでおり、前記撮像素子は、前記駆動信号供給器によって供給された前記 $H_i - z$ の信号に基づいて、前記中間電位を有する信号を生成して各リセットトランジスタへ供給するバイアス回路をさらに有していることが好ましい。中間電位を有する信号を生成するための特別な回路を駆動信号供給器に設ける必要がなくなるからである。
- 15

前記撮像素子に設けられた各検出トランジスタによって検出された前記電圧信号をデジタル信号に変換するアナログデジタルコンバータと、前記アナログデジタルコンバータによって変換された前記デジタル信号に基づいて映像信号を出力する画像処理回路とをさらに具備することが好ましい。良好な画質を有する映像信号を得るためである。

20

以下、図面を参照して本発明の実施の形態を説明する。

(実施の形態 1)

- 図 1 は、実施の形態 1 に係る撮像装置 100 の構成を示すブロック図である。撮像装置 100 は、被写体を撮像するための撮像素子 7 を備えている。撮像素子 7 には、画素部 16 が設けられている。図 2 は、画素部 16 の構成を示す模式図である。画素部 16 には、マトリックス状に
- 25

配置された複数の画素ユニット 9 が設けられている。図 3 は、各画素ユニット 9 の構成を示す回路図である。画素ユニット 9 は、光電変換素子 4 を有している。光電変換素子 4 は、フォトダイオードによって構成されており、被写体からの入射光を信号電荷に光電変換する。

5 画素ユニット 9 には、読み出しトランジスタ 2 が設けられている。読み出しトランジスタ 2 には、トランス信号 10 が供給されるゲート端子 3 が設けられている。読み出しトランジスタ 2 は、ゲート端子 3 へ供給されるトランス信号 10 に応じて、光電変換素子 4 によって光電変換された信号電荷を読み出す。

10 画素ユニット 9 は、蓄積素子 5 を有している。蓄積素子 5 は、フローティングディフュージョンによって構成されており、読み出しトランジスタ 2 によって読み出された信号電荷を蓄積する。

画素ユニット 9 には、検出トランジスタ 6 が設けられている。検出トランジスタ 6 は、蓄積素子 5 に蓄積された信号電荷に基づいて電圧信号
15 を検出する。

画素ユニット 9 は、リセットトランジスタ 1 を有している。リセットトランジスタ 1 は、検出トランジスタ 6 によって電圧信号が検出された後で、リセット信号 11 に応じて、VDDCELL 信号 19 に基づいて信号電荷をリセットするためのリセット電位を蓄積素子 5 に供給する。

20 撮像装置 100 は、デジタルシグナルプロセッサ (DSP) 17 を備えている。デジタルシグナルプロセッサ 17 には、駆動信号供給器 8 が設けられている。駆動信号供給器 8 は、VDDCELL 信号 19 とリセット信号 11 とトランス信号 10 とを、撮像素子 7 の画素部 16 に設けられた各画素ユニット 9 へ供給する。

25 撮像装置 100 には、アナログデジタルコンバータ (ADC) 12 が設けられている。アナログデジタルコンバータ 12 は、各画素ユニット

9に設けられた検出トランジスタ6によって検出された電圧信号をデジタル信号に変換する。

デジタルシグナルプロセッサ17には、画像処理回路13がさらに設けられている。画像処理回路13は、アナログデジタルコンバータ12
5 によって変換されたデジタル信号に基づいて映像信号を生成して撮像装置100の外部へ出力する。

このように構成された撮像装置100の動作を説明する。図4は撮像素子7に設けられた各画素ユニット9の動作を説明するためのタイミングチャートであり、図5(a)～図5(d)は、撮像素子7に設けられ
10 た各画素ユニット99における信号電荷の動きを説明するための模式図であり、図6は駆動信号供給器8からリセットトランジスタ1へ供給される中間電位信号の波形図である。

まず、時刻Aにおいて光電変換素子4は被写体からの入射光を信号電荷に光電変換する。そして、読み出しトランジスタ2に設けられたゲート
15 ト端子3へ供給されるトランス信号10がロー状態からハイ状態へ立ち上がった後、時刻Bにおいて読み出しトランジスタ2は、光電変換素子4によって光電変換された信号電荷を読み出す。ゲート端子3のハイ状態は例えばVDD電位であり、ロー状態は例えばグランド電位である。読み出しトランジスタ2によって読み出された信号電荷は蓄積素子5へ
20 蓄積される。

次に、読み出しトランジスタ2のゲート端子3へ供給されるトランス信号10がハイ状態からロー状態に立ち下がった後、時刻Cにおいて、検出トランジスタ6は、蓄積素子5へ蓄積された信号電荷に基づいて電圧信号を検出する。

25 その後、VDDCELL信号19は、ハイ状態からハイ状態とロー状態との間の中間電位状態に立ち下がる。そして、リセットトランジスタ

1に設けられたゲート端子へ供給されるリセット信号11がロー状態からハイ状態へ立ち上がる。次に、時刻DにおいてVDDCELL信号19に基づいてリセットトランジスタ1を通して電荷が蓄積素子5へ流れ込む。その結果、蓄積素子5の電位がハイ状態とロー状態との間の中間電位状態に変化し、蓄積素子5に蓄積された信号電荷がリセットされる。蓄積素子5の電位のハイ状態は例えばVDD電位であり、ロー状態は例えばグランド電位である。

時刻Dにおいて、ハイ状態とロー状態との間の中間電位状態になっている蓄積素子5の電位は、ロー状態になっている読み出しトランジスタ2のゲート電位よりも高くなっている。ハイ状態とロー状態との間の中間電位状態になっている蓄積素子5の電位は、リセットトランジスタ1がリセット電位を蓄積素子5に供給するときリセットトランジスタ1から蓄積素子5へ流れ込む電荷が読み出しトランジスタ2に設けられたゲート端子3を越えて光電変換素子4へ流れ込まないように、ロー状態になっているゲート電位との間の差が十分大きい電位になっている。このように、リセットトランジスタ91から蓄積素子5へ流れ込む電荷が、読み出しトランジスタ2に設けられたゲート端子3を越えて光学変換素子4へ流れ込むことが防止される。

そして、検出トランジスタ6によって検出された電圧信号は、ADC12によってデジタル信号に変換される。画像処理回路13は、ADC12によって変換されたデジタル信号に対して画像処理を施した映像信号を撮像装置100の外部へ出力する。

以上のように実施の形態1によれば、リセットトランジスタ1によって蓄積素子5に供給されるリセット電位は、読み出しトランジスタ2に設けられたゲート端子3に供給されたVDD電位とグランド電位との間の中間電位を有している。このため、リセット電位を、グランド電位と

の間の差が十分大きい電位にすることができるので、リセットトランジスタ 1 がリセット電位を蓄積素子 5 に供給するときリセットトランジスタ 1 から蓄積素子 5 へ流れ込む電荷が読み出しトランジスタ 2 に設けられたゲート端子 3 を越えて光電変換素子 4 へ流れ込まないようにすることができる。その結果、読み出しトランジスタ 2 に設けられたゲート端子 3 を越えて光電変換素子 4 へ流れ込む電荷による白キズが生じない良好な画質を得ることができる撮像装置を提供することができる。

(実施の形態 2)

図 7 は、実施の形態 2 に係る撮像装置 100A の構成を示すブロック図である。図 1 を参照して前述した実施の形態 1 に係る撮像装置 100 の構成要素と同一の構成要素には同一の参照符号を付している。従って、これらの構成要素の詳細な説明は省略する。前述した実施の形態 1 に係る撮像装置 100 と異なる点は、撮像素子 7 の替わりに撮像素子 7A を有しており、DSP 17 の替わりに DSP 17A を有している点である。

DSP 17A には、SSG 18 が設けられている。SSG 18 は、ハイ状態とロー状態とを有する図 8 (a) に示すような同期パルス信号を生成する。

撮像素子 7A には、ドライバ 14 が設けられている。ドライバ 14 は、SSG 18 によって生成された同期パルス信号に基づいて、ハイ状態とハイ状態およびロー状態の間の中間電位とを有する図 8 (b) に示すような中間電位パルス信号を生成して、各画素ユニット 9 に設けられたリセットトランジスタ 1 へ供給する。

リセットトランジスタ 1 は、ドライバ 14 によって供給された中間電位パルス信号に基づいて、信号電荷をリセットするためのリセット電位を蓄積素子 5 に供給する。

以上のように実施の形態 2 によれば、撮像素子 7A に設けられたドラ

イパ14は、SSG18によって供給された同期パルス信号に基づいて、中間電位を有する中間電位パルス信号を生成して各リセットトランジスタ1へ供給する。このため、DSP17Aに設けられたSSG18からは中間電位を有する中間電位パルス信号を特別に発生させる必要がなくなる。従って、NMOS型撮像素子を駆動するためのDSP側に特別な回路を設ける必要がなくなる。

(実施の形態3)

図9は、実施の形態3に係る撮像装置100Bの構成を示すブロック図である。図7を参照して前述した実施の形態2に係る撮像装置100Aの構成要素と同一の構成要素には同一の参照符号を付している。従って、これらの構成要素の詳細な説明は省略する。前述した実施の形態2に係る撮像装置100Aと異なる点は、撮像素子7Aの替わりに撮像素子7Bを有しており、DSP17Aの替わりにDSP17Bを有している点である。

DSP17Bには、SSG18Bが設けられている。SSG18Bは、図10(a)に示すような駆動用Hi-z信号を生成する。駆動用Hi-z信号は、所定の期間の間はHi-z信号になっており、他の期間の間はハイレベル(VDDレベル)を有するハイ信号になっている。

撮像素子7Bには、バイアス回路15が設けられている。バイアス回路15は、SSG18Bによって生成された駆動用Hi-z信号を受け取り、Hi-z信号が入力される所定の期間の間はハイ状態とハイ状態およびロー状態の間の中間電位とを有する図10(b)に示すような中間電位パルス信号を生成して、画素部16に設けられた各画素ユニット9のリセットトランジスタ1へ供給する。ハイレベル(VDDレベル)を有するハイ信号が入力されている他の期間の間は、バイアス回路15は、ハイレベル(VDDレベル)を有するハイ信号をそのままリセット

トランジスタ 1 へ供給する。

リセットトランジスタ 1 は、バイアス回路 15 によって供給された中間電位パルス信号に基づいて、信号電荷をリセットするためのリセット電位を蓄積素子 5 に供給する。

- 5 以上のように実施の形態 3 によれば、SSG18B によって供給される駆動用 H_{i-z} 信号は、 H_{i-z} の信号を含んでおり、撮像素子 7B に設けられたバイアス回路 15 は、SSG18B によって供給された H_{i-z} の信号に基づいて、中間電位を有する信号を生成して各リセットトランジスタ 1 へ供給する。このため、前述した実施の形態 2 と同様に、
- 10 DSP に設けられた SSG からは中間電位を有する中間電位パルス信号を特別に発生させる必要がなくなる。従って、NMOS 型撮像素子を駆動するための DSP 側に特別な回路を設ける必要がなくなる。

産業上の利用可能性

- 15 以上のように本発明によれば、良好な画質を有する画像を表示することができる映像信号を出力する撮像装置を提供することができる。

請求の範囲

1. 被写体を撮像するための撮像素子と、
前記撮像素子を駆動するための駆動信号を前記撮像素子へ供給する駆
5 動信号供給器とを具備しており、
前記撮像素子には、マトリックス状に配置された複数の画素ユニット
が設けられており、
各画素ユニットは、前記被写体からの入射光を信号電荷に光電変換す
る光電変換素子と、
10 前記光電変換素子によって光電変換された前記信号電荷を読み出す読
み出しトランジスタと、
前記読み出しトランジスタによって読み出された前記信号電荷を蓄積
する蓄積素子と、
前記蓄積素子に蓄積された前記信号電荷に基づいて電圧信号を検出す
15 る検出トランジスタと、
前記検出トランジスタによって前記電圧信号が検出された後で、前記
駆動信号供給器によって供給された前記駆動信号に基づいて、前記信号
電荷をリセットするためのリセット電位を前記蓄積素子に供給するリセ
ットトランジスタとをそれぞれ有しており、
20 各読み出しトランジスタには、前記信号電荷を読み出すためのゲート
電位が供給されるゲート端子がそれぞれ設けられており、
前記読み出しトランジスタは、前記ゲート端子に供給される前記ゲー
ト電位が第 1 の状態から第 2 の状態へ変化したときに前記信号電荷を読
み出し、
25 前記検出トランジスタは、前記読み出しトランジスタに設けられた前
記ゲート端子に供給される前記ゲート電位が前記第 2 の状態から前記第

- 1 の状態に変化した後で前記電圧信号を検出し、
- 前記リセットトランジスタによって前記蓄積素子に供給される前記リセット電位は、前記読み出しトランジスタに設けられた前記ゲート端子に供給された前記第 1 の状態のゲート電位と所定の VDD 電位との間の
- 5 中間電位を有していることを特徴とする撮像装置。
2. 前記リセット電位は、前記リセットトランジスタが前記リセット電位を前記蓄積素子に供給するときに前記リセットトランジスタから前記蓄積素子へ流れ込む電荷が前記読み出しトランジスタに設けられた前記
- 10 ゲート端子を越えて前記光電変換素子へ流れ込まないように、前記第 1 の状態のゲート電位との間の差が十分大きい電位になっている、請求の範囲 1 記載の撮像装置。
3. 前記第 1 の状態は、ロー状態であり、
- 15 前記第 2 の状態は、ハイ状態である、請求の範囲 1 記載の撮像装置。
4. 前記リセット電位は、グランド電位よりも高くなっており、前記 VDD 電位よりも低くなっている、請求の範囲 1 記載の撮像装置。
- 20 5. 前記第 1 の状態のゲート電位は、グランド電位である、請求の範囲 1 記載の撮像装置。
6. 各リセットトランジスタは、所定のパルス状のリセット信号に応じて前記リセット電位を前記蓄積素子に供給する、請求の範囲 1 記載の撮
- 25 像装置。

7. 前記読み出しトランジスタは、前記ゲート端子に前記ゲート電位を供給するための所定のパルス状のトランス信号に応じて前記信号電荷を読み出す、請求の範囲 1 記載の撮像装置。

- 5 8. 前記駆動信号供給器は、前記中間電位を有する信号を各リセットトランジスタへ供給する、請求の範囲 1 記載の撮像装置。

9. 前記撮像素子は、前記駆動信号供給器によって供給された前記駆動信号に基づいて、前記中間電位を有する信号を生成して各リセットトランジスタへ供給するドライバをさらに有している、請求の範囲 1 記載の撮像装置。
- 10

10. 前記駆動信号供給器によって供給される前記駆動信号は、H i - z の信号を含んでおり、

- 15 前記撮像素子は、前記駆動信号供給器によって供給された前記H i - z の信号に基づいて、前記中間電位を有する信号を生成して各リセットトランジスタへ供給するバイアス回路をさらに有している、請求の範囲 1 記載の撮像装置。

- 20 11. 前記撮像素子に設けられた各検出トランジスタによって検出された前記電圧信号をデジタル信号に変換するアナログデジタルコンバータと、

- 前記アナログデジタルコンバータによって変換された前記デジタル信号に基づいて映像信号を出力する画像処理回路とをさらに具備する、請求の範囲 1 記載の撮像装置。
- 25

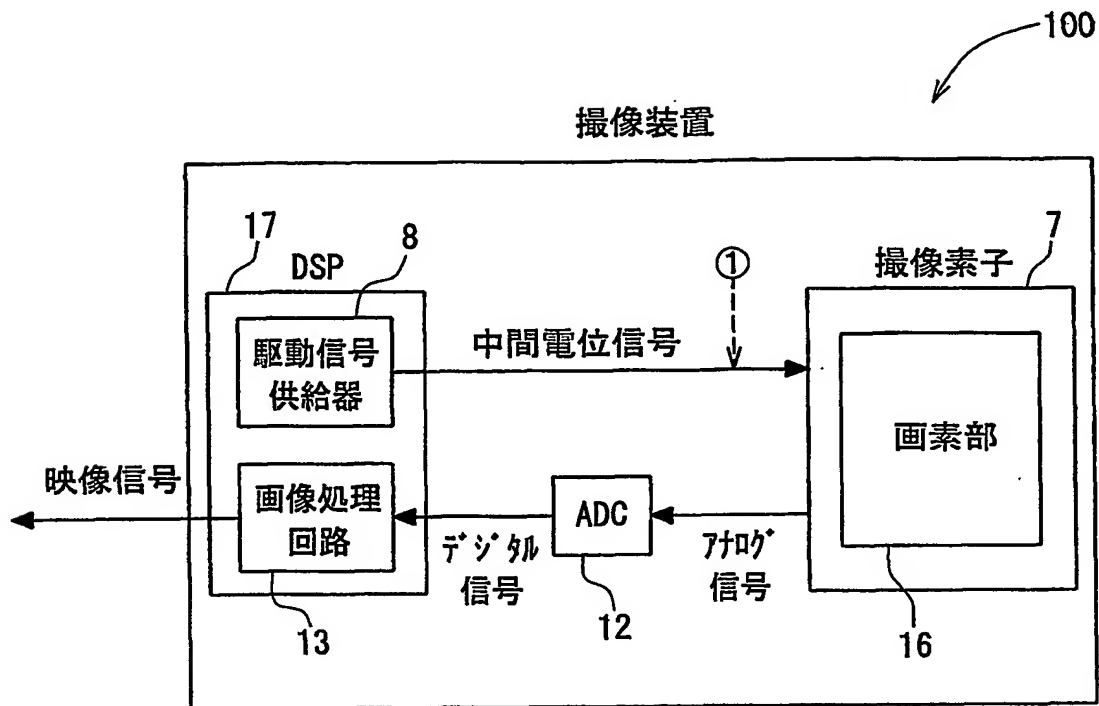


FIG. 1

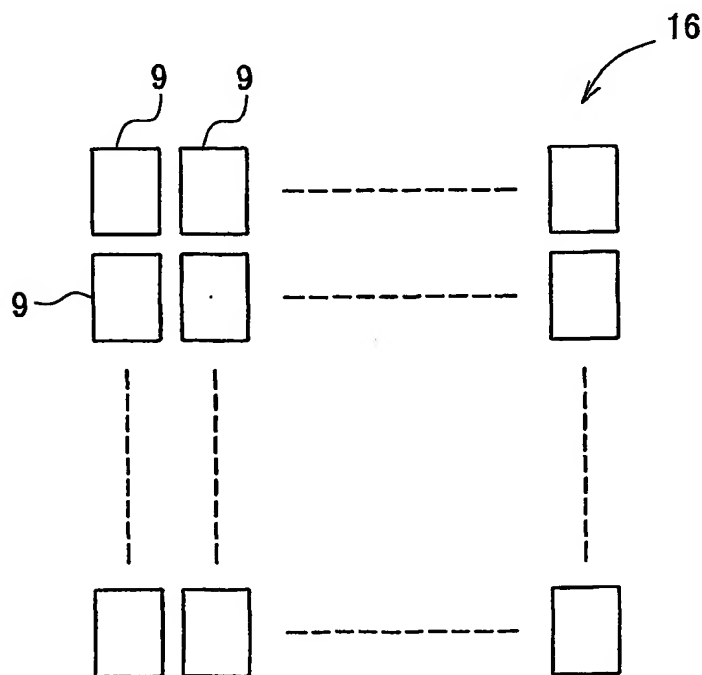


FIG. 2

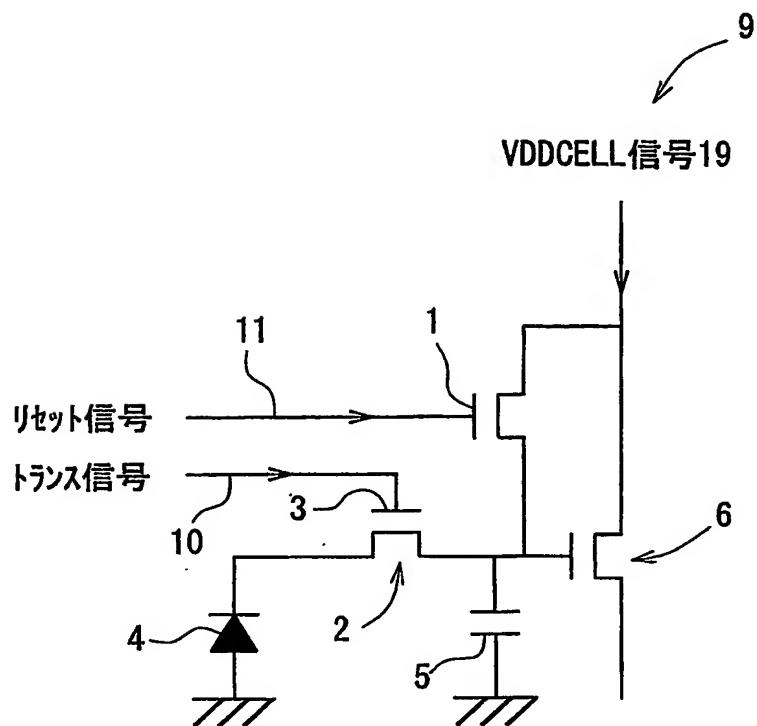


FIG. 3

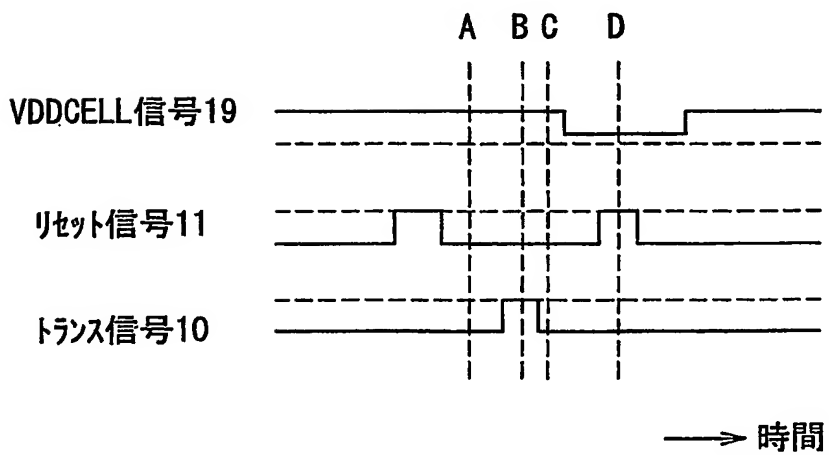


FIG. 4

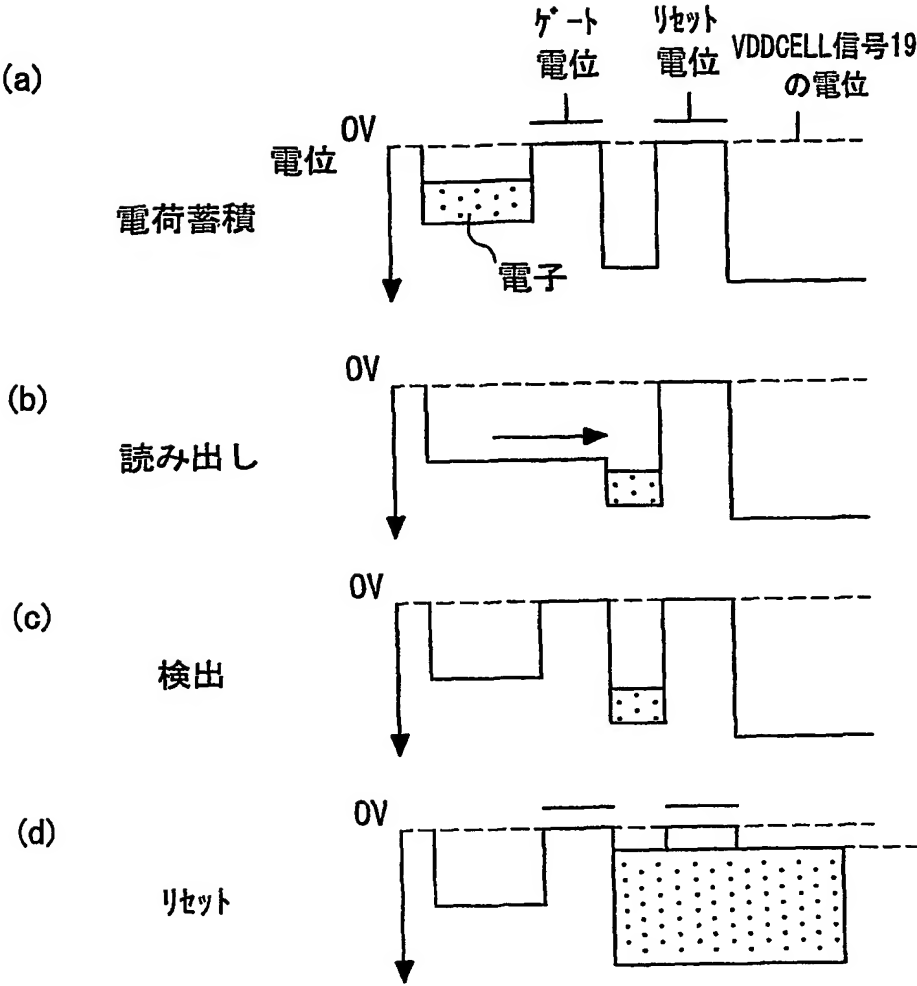


FIG. 5

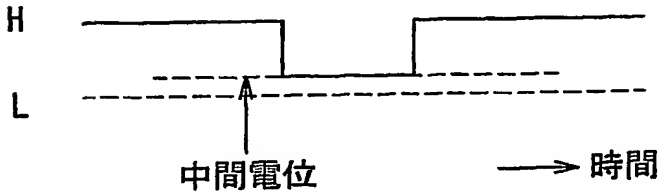


FIG. 6

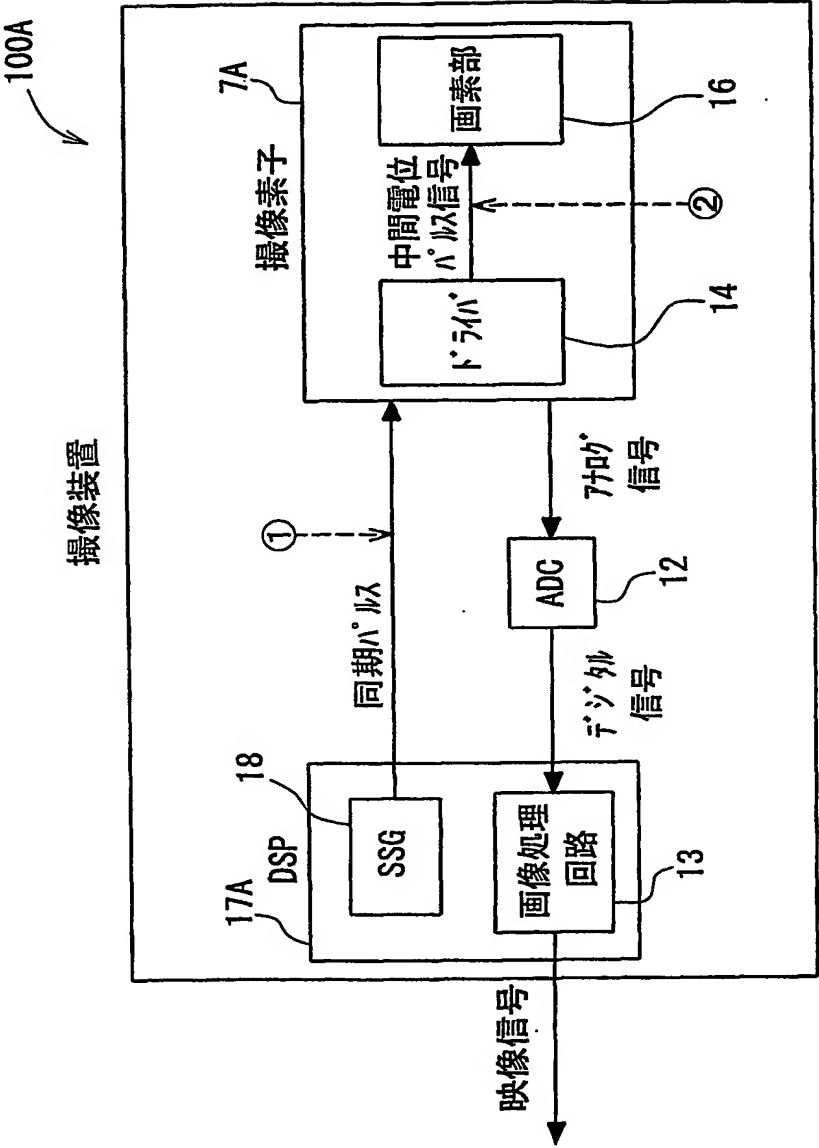


FIG. 7

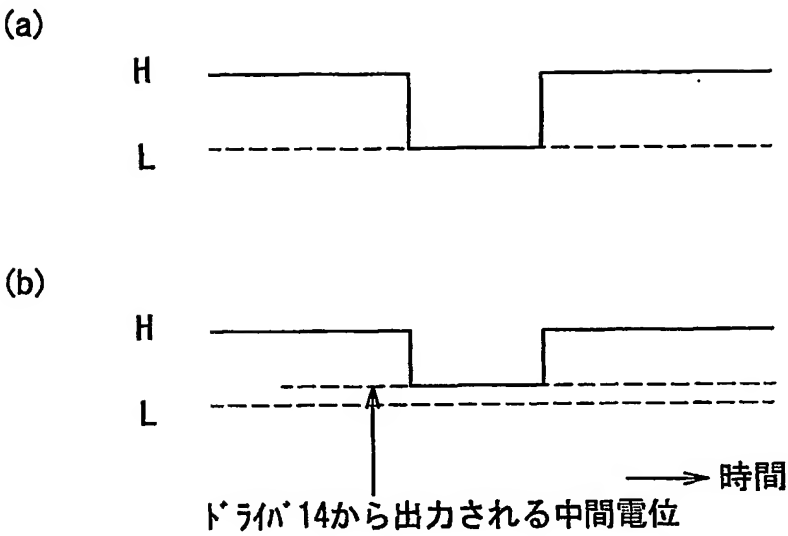


FIG. 8

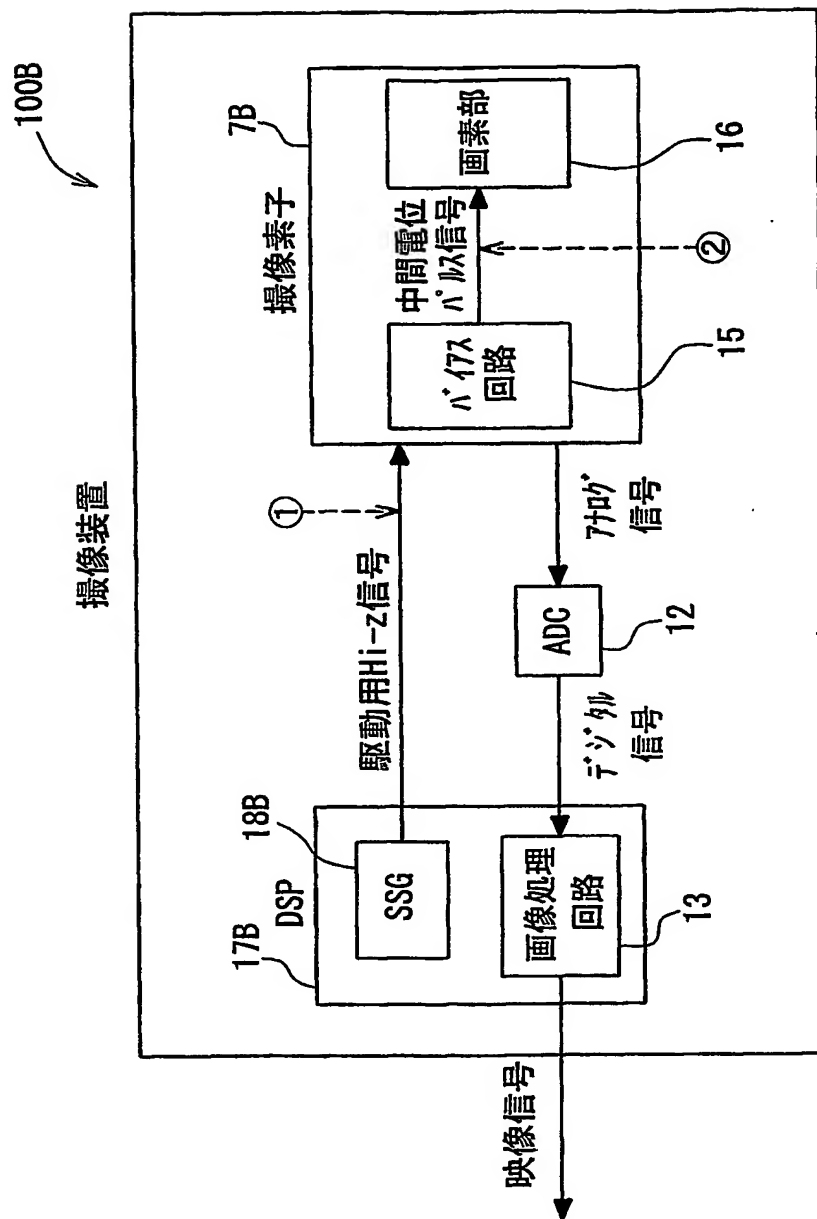


FIG. 9

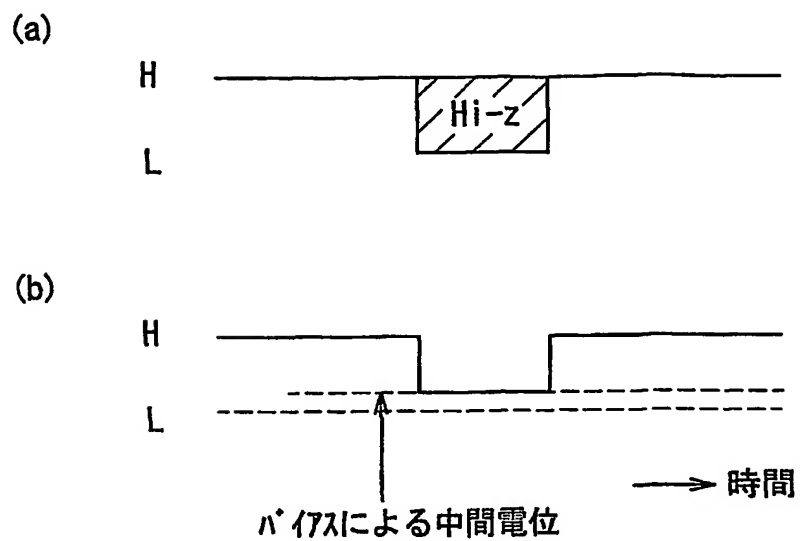


FIG. 10

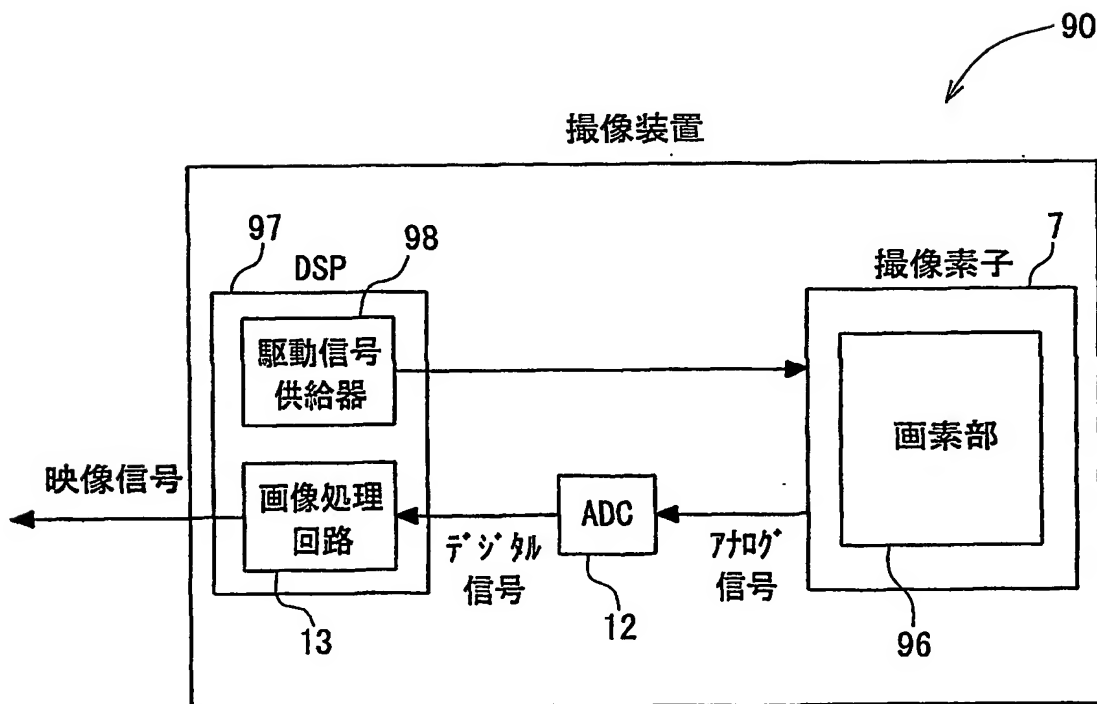


FIG. 11

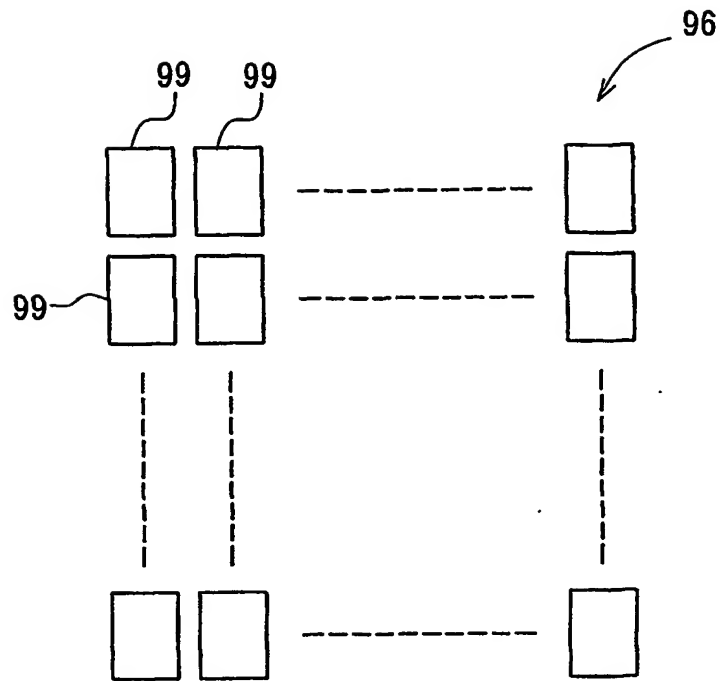


FIG. 12

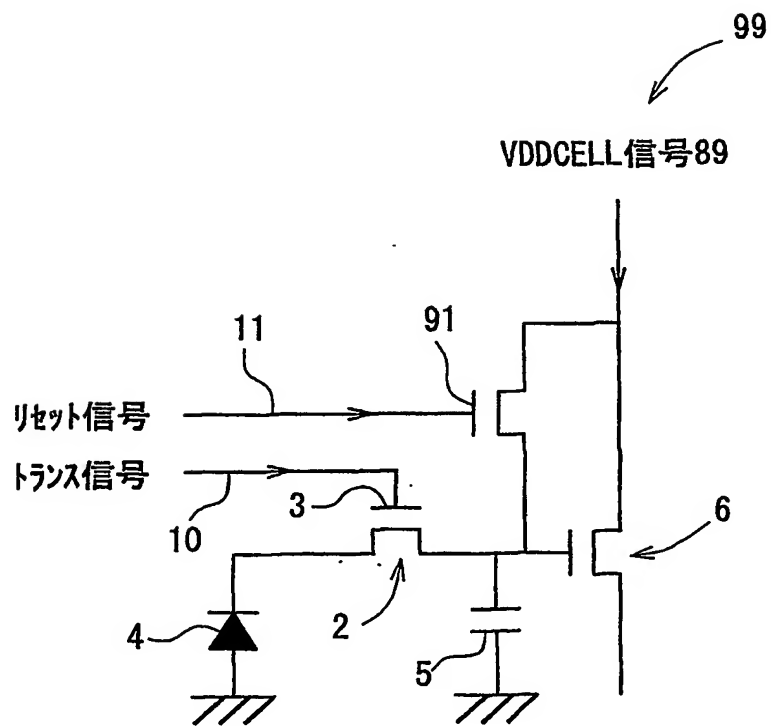


FIG. 13

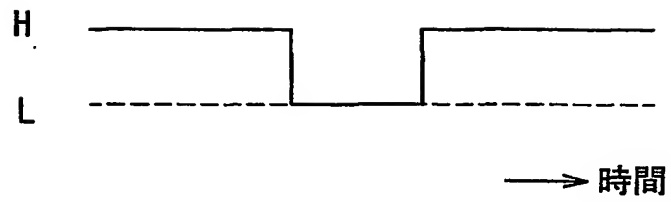


FIG. 14

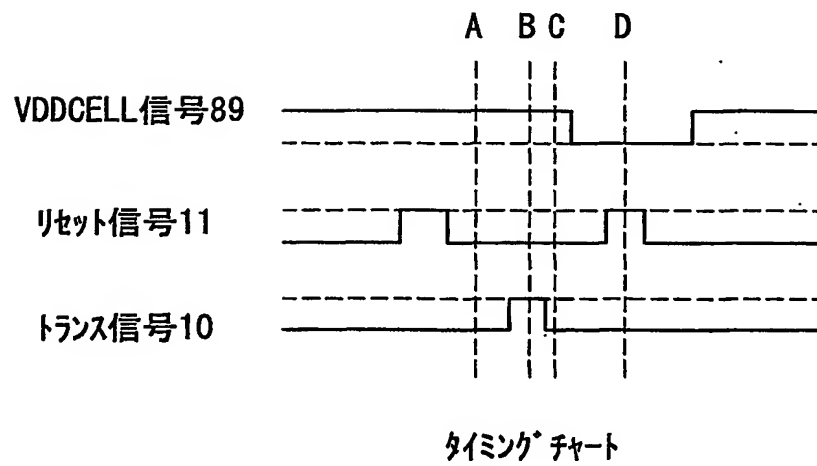


FIG. 15

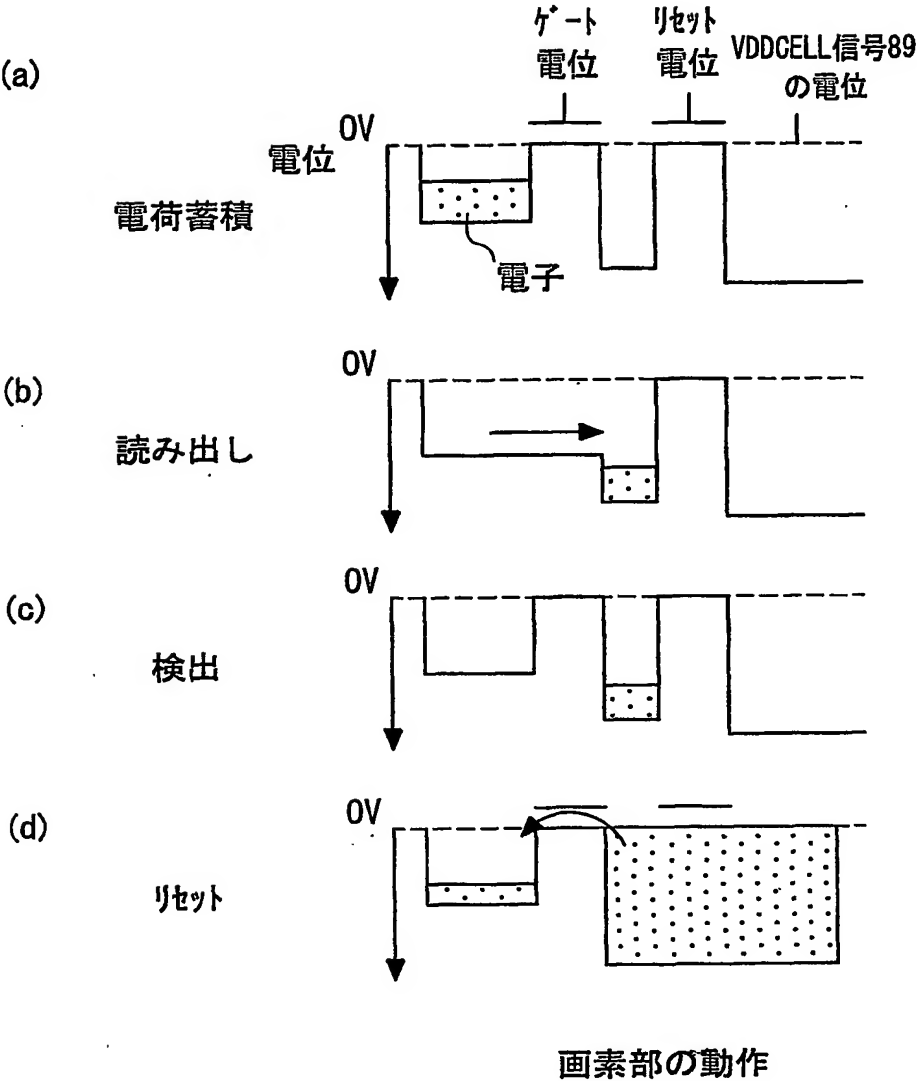


FIG. 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/14560

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N5/335

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N5/30-5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-51263 A (Sony Corp.),	1-9
Y	15 February, 2002 (15.02.02), Full text; Figs. 1 to 4 & EP 1178674 A1 & US 2002/32545 A1	11
Y	JP 2002-526992 A (Infineon Technologies AG.), 20 August, 2002 (20.08.02), Full text; Figs. 1 to 3 & WO 00/19711 A1 & EP 1119965 A	11
Y	JP 10-224694 A (Ricoh Co., Ltd.), 21 August, 1998 (21.08.98), Full text; Figs. 1 to 10 (Family: none)	11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 March, 2004 (30.03.04)

Date of mailing of the international search report
13 April, 2004 (13.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

International application No.

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Form PCT/ISA/210 (continuation of second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP03/14560

Box I Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☒ Claims Nos.: 10
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
The "Hi-z signal" in claim 10 is unclear and "generating a signal having the intermediate potential according to the Hi-z signal" is unclear. They are not supported by the Description or the Drawings, and International Search cannot be performed.
3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.
☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04N 5/335

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04N 5/30-5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2002-51263 A (ソニー株式会社) 2002. 02. 15, 全文, 第1-4図 & EP 1178674 A1 & US 2002/32545 A1	1-9 11
Y	JP 2002-526992 A (インフォネオン テクノロジーズ アクチェンゲゼルシャフト) 2002. 08. 20, 全文, 第1-3図 & WO 00/19711 A1 & EP 1119965 A	11

☒ C欄の続きにも文献が列举されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

30. 03. 2004

国際調査報告の発送日

13. 4. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

徳田 賢二

5P

9654

電話番号 03-3581-1101 内線 3502

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 10-224694 A (株式会社リコー) 1998. 08. 21, 全文, 第1-10図 (ファミリーなし)	11
A	J P 2001-78098 A (富士通株式会社) 2001. 03. 23, 全文, 第1-13図 (ファミリーなし)	1-9, 11
A	J P 7-288745 A (株式会社東芝) 1995. 10. 31, 全文, 第1-7図 & US 5715001 A	1-9, 11

第 I 欄 請求の範囲の一部の調査ができないときの意見 (第 1 ページの 2 の続き)

法第 8 条第 3 項 (PCT 17 条 (2) (a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☒ 請求の範囲 10 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
請求項 10 における「H i - z の信号」が如何なる信号であるのか不明確であり、
「H i - z の信号に基づいて、前記中間電位を有する信号を生成」するとは、如何なる構成に基づく如何なる動作を示すものであるのか、本願明細書及び図面の記載が非常に不明瞭であり国際調査ができない。
3. ☐ 請求の範囲 _____ は、従属請求の範囲であって PCT 規則 6.4 (a) の第 2 文及び第 3 文の規定に従って記載されていない。

第 II 欄 発明の単一性が欠如しているときの意見 (第 1 ページの 3 の続き)

次に述べるようにこの国際出願に二以上の発明があるところこの国際調査機関は認めた。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。